



**T.C.  
ERCIYES ÜNİVERSİTESİ  
MÜHENDİSLİK FAKÜLTESİ  
MEKATRONİK MÜHENDİSLİĞİ BÖLÜMÜ**

**ELEKTRONİK SİSTEMLER LABORATUVARI**

**OPAMP UYGULAMALARI**

**DENEY SORUMLUSU**

**Arş. Gör. Dr. Memduh SUVEREN**

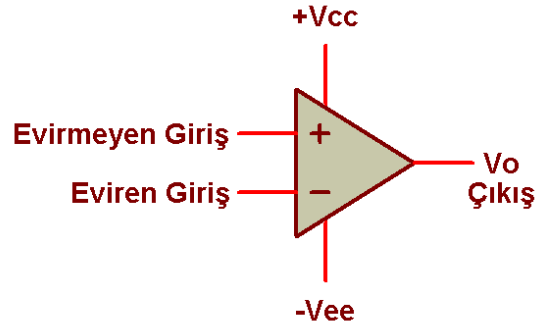
**ŞUBAT 2023**

**KAYSERİ**

## OPAMP DEVRELERİ

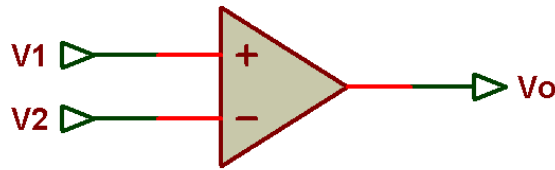
### 1. GİRİŞ

Elektronik devrelerin temel yapı taşlarından olan op-amplar lineer ve lineer olmayan(non-linear) devrelerde yaygın bir şekilde kullanılmaktadır. Bir tümdevre, içerisinde çok sayıda transistör ve FET gibi aktif elemanlar ile çoğunlukla pasif elemanlar olarak resistörlerin bulunduğu çok katlı devrelerden meydana gelmektedir. Şekil 8.1’de bir opamp sembolik olarak gösterilmiştir.



Şekil 8.1. Opamp’ın sembolik Gösterimi.

Burada birisi eviren(inverting) diğeri ise evirmeyen(non-inverting) olmak üzere iki girişli ve tek çıkışlı bir eleman olan opamp toprağa göre simetrik bir kaynaktan (+Vcc –Vee ) beslenmiştir. Her bir giriş terminali ile toprak arasında ve giriş terminallerinin birbirleri arasında yüksek bir empedans görülmektedir. Bir opamp’ın çıkışında elde edilen Vo’ın polaritesi eviren ve evirmeyen girişler arasındaki voltaj farkına bağlıdır. Şekil 8.2’de opampın giriş ve çıkışları görülmektedir.



Şekil 8.2. Opamp’ın giriş ve çıkış voltajları

Bir opamp hem AC hem DC işaretleri kuvvetlendirmede kullanılan bir elemandır. Opampın bu özelliği birçok uygulamada kullanılabilmesini mümkün kılmaktadır. Opampın girişindeki voltaj eşitlik (1)’de görülmektedir.

$$V_D = V_1 - V_2 \quad (1)$$

Opampın girişi ile çıkışı arasındaki ifadeyi tanımlayan bağıntı eşitlik (2)’de görülmektedir.

$$V_0 = A_{0L} \cdot V_D \quad (2)$$

Bir opampın açık çevrim voltaj kazancının idealde sonsuz veya gerçekte çok büyük olması bu elemanların girişindeki her fark voltajına aynı oranda kuvvetlendireceği anlamına gelmemektedir. Yani kazancı  $A_{OL}=10^6$  olan bir opampın girişindeki fark voltajı  $V_D=+1mV$  ise  $V_0 = A_{OL} \cdot V_D = 1000 V$  değerinde bir voltaj elde edilmez. Çünkü opamp çıkış voltajının alabileceği maksimum ve minimum voltajlar opampın saturasyon voltajlarını ( $-V_{sat}, +V_{sat}$ ) geçemeyecektir. Gerçek opamlarda bu saturasyon voltajları Şekil 8.1’de görülen besleme voltajlarının değerlerinden birkaç Volt düşüğü olarak belirlenir.

Bu sebeplerden dolayı yüksek çevrim kazancına sahip opamp elemanlarının açık çevrim olarak kullanılması kontrolsüzlüğe yol açabilmektedir. Tepe detektörü, Darbe genişliği modülatörü(PWM) gibi bazı özel uygulamalar dışında devrelerde kullanılan opampın kazancı kapalı çevrim kazancı ile sınırlandırılmaktadır ( $A_{CL}$ ). \*

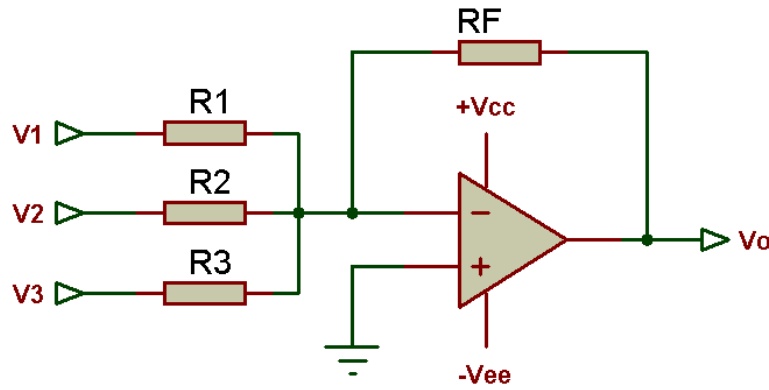
## 2. DENEYİN AMACI

Bu deneyde, elektronik uygulamalarında kullanılan lineer tümdevre elemanlarından opampın temel uygulama devreleri incelenecektir. Deneyde toplayıcılar, fark alıcılar, türev alıcılar ve integral alıcılar gibi temel devreler kurularak sisteme ait denklemler yazılacak daha sonra kurulan devre üzerinde voltaj ve akım ölçümleri gerçekleştirilerek yapılan analizlerin doğruluğu fiziksel olarak gösterilmiş olacaktır.

## 3. ÖN BİLGİ

### 3.1. Opampli toplayıcı devreleri

Opampli toplayıcı devreleri eviren ve evirmeyen toplayıcı devreleri olmak üzere ikiye ayrılmaktadır. Şekil 8.3’te girişine uygulanan işaretleri evirerek toplayan bir devre görülmektedir. Böyle bir devrede girişteki işaretler hem AC hem DC veya karışık olabilmektedir. Opampın girişlerine herhangi bir akım akmayacağı düşünülürse girişteki her bir kaynağın meydana getireceği akımların toplamı  $R_f$  geri besleme direnci üzerinden akacaktır.  $R_f$  geri besleme direnci üzerinden akacak toplam akım denklem 3’te gösterilmektedir.



Şekil 8.3. Eviren (inverting) toplayıcı devresi

\* Elektronik Devre Tasarımında OP-AMP ve Lineer Tümdevreler, Prof. Dr. Mustafa ALÇI, Prof. Dr. Sadık KARA, Ufuk Kitabevi, 2008

$$i = i_1 + i_2 + \dots + i_n = \frac{V_1}{R_1} + \frac{V_2}{R_2} + \dots + \frac{V_n}{R_n} \quad (3)$$

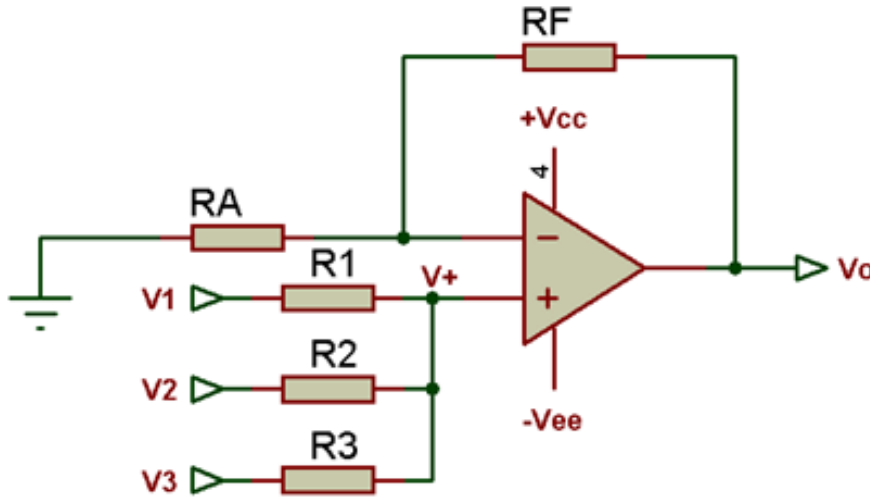
Opampın giriş terminalleri arasında her hangi bir potansiyel fark oluşmayacağı için eviren uca bağlı olan  $R_f$  direncinin bu ucu doğrudan toprağa bağlanmış gibi düşünülebilir (sanal toprak). Bu durumda devre çıkışında görülecek  $V_0$  voltajı denklem (3)'te bulunan akım değeri ile geri besleme direnci değerinin çarpımının negatifi olacaktır.

$$V_0 = -R_f \cdot i = \frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \dots + \frac{R_f}{R_n} V_n \quad (4)$$

Devrede kullanılan giriş dirençleri özdeş seçilerek gerekli sadeleştirmeler yapıldıktan sonra eviren toplayıcı devresi için girişler ile çıkış arasındaki ilişkiyi tanımlayan ifade denklem (5)'teki şekilde olacaktır.

$$V_0 = -\frac{R_f}{R} (v_1 + v_2 + \dots + v_n) \quad (5)$$

Diğer bir toplayıcı devresi olan evirmeyen toplayıcıya ait temel devre Şekil 8.4'te görülmektedir.



Şekil 8.4. Evirmeyen (non-inverting) toplayıcı devresi

Bu şekle dikkat edilirse evirmeyen  $V_+$  voltajı biliniirse devre aslında basit bir evirmeyen kuvvetlendirici devresidir. Buna göre çıkış voltajı denklem (6)'da ki şekilde yazılabilir.

$$V_0 = \left(1 + \frac{R_f}{R_A}\right) \cdot V_+ = \left(1 + \frac{R_f}{R_A}\right) \cdot \frac{1}{n} \cdot (v_1 + v_2 + \dots + v_n) \quad (6)$$

### 3.2. Opampli Fark Alıcı Devre

Şekil 8.5'te, analog işaretlere ait çıkarma işleminin opamp elemanı tarafından gerçekleştirildiği devre düzeneği görülmektedir. Devreye süper pozisyon teoremi uygulandığında;

$V_1$ 'den dolayı çıkış ( $V_{01}$ ),

$$V_{01} = -\frac{R_f}{R_1} \cdot V_1 \quad (7)$$

$V_2$ 'den dolayı çıkış ( $V_{02}$ );

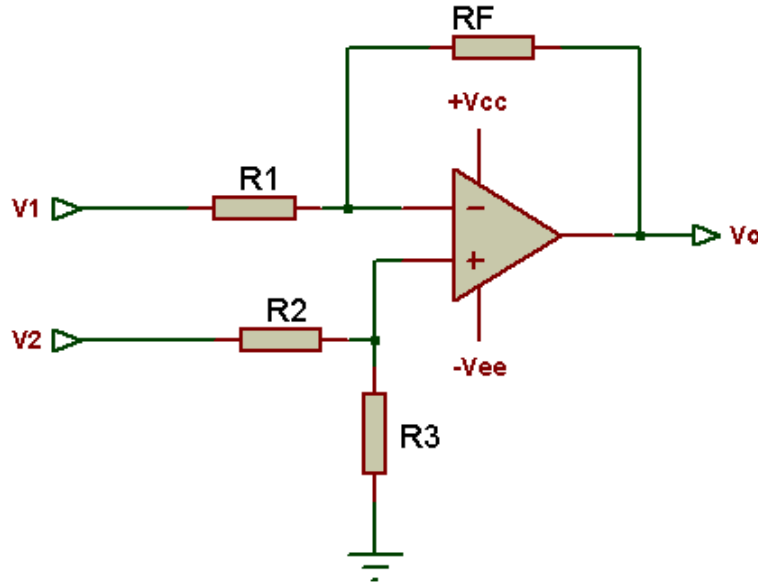
$$V_{02} = \frac{V_2 \cdot R_3}{R_2 + R_3} \cdot \left(1 + \frac{R_f}{R_1}\right) = \frac{R_3}{R_2 + R_3} \cdot \left(1 + \frac{R_f}{R_1}\right) \cdot V_2 \quad (8)$$

Süper pozisyon uygulandığında  $V_0$  çıkışı;

$$V_0 = V_{01} + V_{02} = -\frac{R_f}{R_1} \cdot V_1 + \frac{R_3}{R_2 + R_3} \cdot \left(1 + \frac{R_f}{R_1}\right) \cdot V_2 \quad (9)$$

Eğer, devrede kullanılan direnç elemanları  $R_1 = R_2 = R_3 = R_f$  seçilirse;

$$V_0 = V_2 - V_1 \quad (10)$$

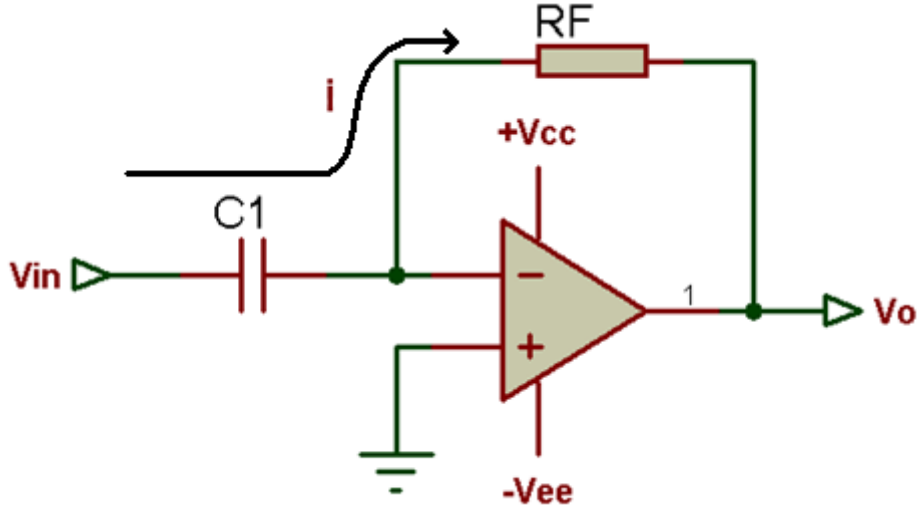


Şekil 8.5. Opampli fark alıcı devre

### 3.3. Opamplı Türev Alıcı Devre

Bir türev alıcı devre giriş işaretinin değişim hızıyla orantılı bir çıkış üreten bir devredir. Giriş işaretinin genliği zamanla değişmiyorsa devrede çıkışta üretilmeyecektir. Şekil 8.6'da türev alıcı temel bir opamp devresi görülmektedir. Burada eviren bir kuvvetlendiricide kullanılan  $R_i$  giriş direnci yerine C kapasitörü kullanılmaktadır.

Kapasitörler, bir devre üzerinde çalışırken üzerlerine düşen DC akımı bloke ederler. Buna karşın üzerlerine bir AC akımı uygulandığında ise uygulanan işaretin frekans değerine bağlı olarak kapasitif bir reaktans gösterirler. Diğer bir deyişle üzerlerine uygulanan AC akımı geçirirler.



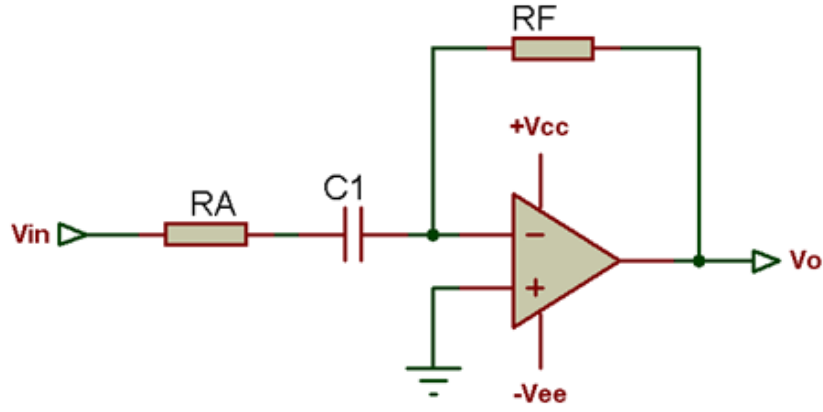
Şekil 8.6. Opamplı türev alıcı devre

Şekil 8.6 da görülen devrenin çıkışındaki voltaj yazılacak olursa denklem (11) elde edilmiş olacaktır.

$$V_0 = -R_F \cdot i = -R_F \cdot C \cdot \frac{dv_i}{dt} \quad (11)$$

Burada  $\frac{dv_i}{dt}$  herhangi bir anda giriş işaretinin eğimi veya değişim hızını temsil etmektedir. Matematiksel olarak bu ifade türev fonksiyonu olarak bilinir. Bu bağlamda zaman göre değişen bütün fonksiyonlar denklem (11)'e uygulanabilmektedir. Ancak konunun kolay anlaşılabilmesi için deneyde zamana bağlı değişimin lineer olarak değiştiği üçgen dalga kullanılacaktır.

Analog işaretlerin türevlerinin alınmasında kullanılan bu devrenin yüksek frekanslarda çalıştırılabilmesi için devrenin kapalı çevrim kazancının belirlenmesinde kullanılan giriş empedans değerinin belirlenmesi gerekmektedir. Şekil 8.6'daki devrenin uygulamasında yüksek frekanslarda giriş empedansını tanımlayan C elemanının kapasitif reaktansı düşeceği için Şekil 8.7'de ki  $R_A$  sınırlama direnci kullanılmıştır.



Şekil 8.7. Yüksek frekanslar için türev alıcı devre

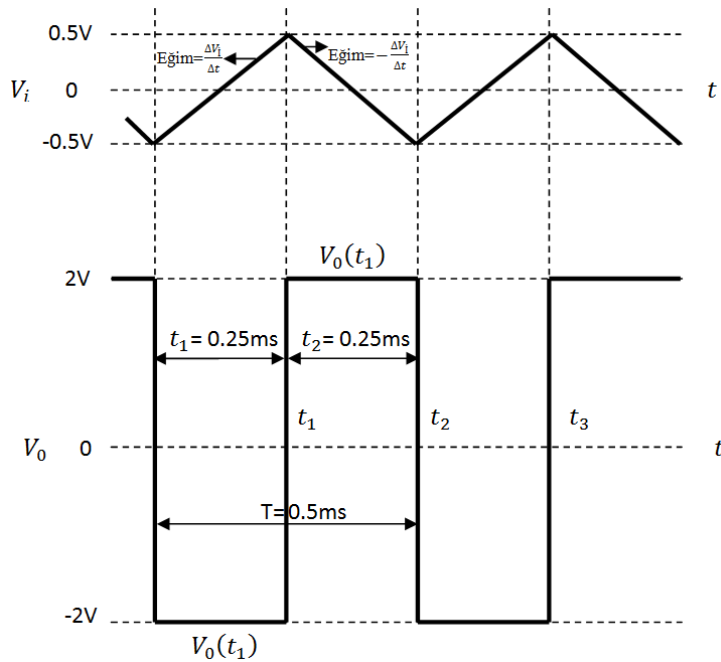
Şekil 8.6'daki türev alıcı devrenin girişine tepeden tepeye genliği  $V_{pp}=1V$  olan 2KHz'lik üçgen dalga şeklinde ki bir işaret uygulanmıştır. Devrede kullanılan elemanların gerçek değerleri  $C=0.01\mu F$   $R_f=50Kohm$  olduğunda  $V_0$  çıkışı aşağıdaki gibi bulunur.

$$\text{Pozitif eğim}=t_1 = \frac{dv_i}{dt} = \frac{\Delta V_i}{\Delta t} = \frac{1V}{0.25 \cdot 10^{-3}s} = 4000 \frac{V}{s} \quad \text{Denklem (11) kullanılarak}$$

$$V_0(t_1) = -R_F \cdot C \cdot \frac{dv_i}{dt} = -50 \cdot 10^3 \cdot 0.01 \cdot 10^{-6} \cdot 4000 = -2V$$

$$\text{Negatif eğim}=t_2 = \frac{dv_i}{dt} = \frac{\Delta V_i}{\Delta t} = \frac{-1V}{0.25 \cdot 10^{-3}s} = -4000 \frac{V}{s} \quad t_2 \text{ süresince çıkış voltajı;}$$

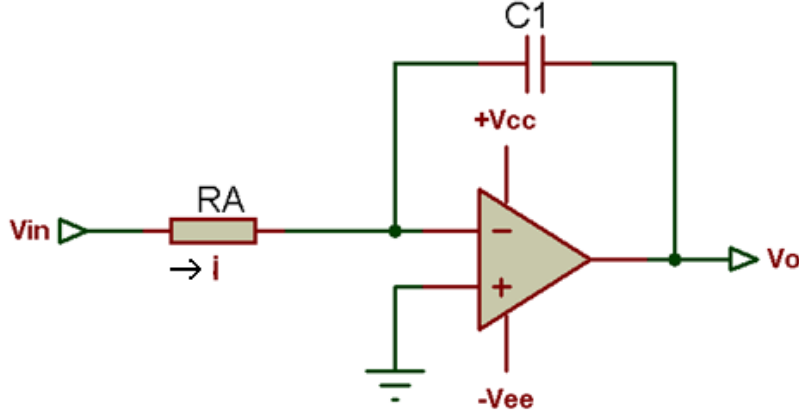
$$V_0(t_2) = -R_F \cdot C \cdot \frac{dv_i}{dt} = -50 \cdot 10^3 \cdot 0.01 \cdot 10^{-6} \cdot (-4000) = 2V$$



Şekil 8.8. Türev alıcı devreye ait giriş çıkış dalga şekilleri

### 3.4. Opampli İntegral Alıcı Devre

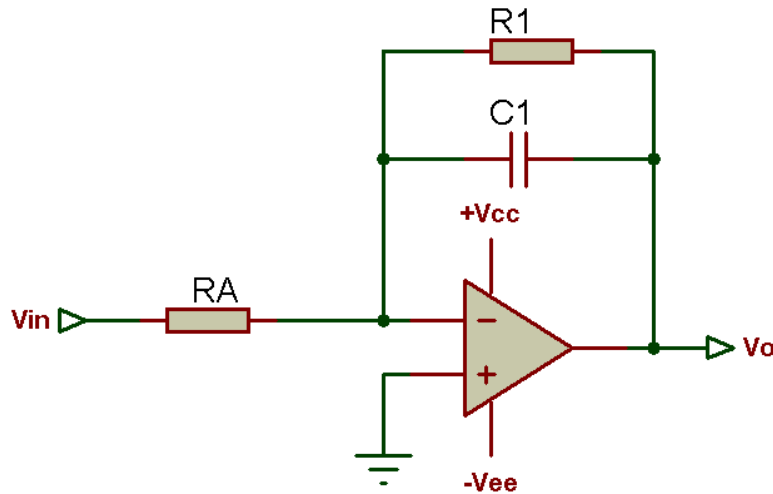
İntegral alma bir anlamda türevin tersidir.Yani integral, alan hesaplama işlemidir.İntegral alıcının çıkışı, zamana göre giriş eğrisinin altında kalan alanın bir fonksiyonudur.Bu alan ise, işaretin genliği ile zamanın çarpımıdır.Giriş işaret eğrisinin altında kalan alan zamanla artarsa; çıkış artar, zamanla azalırda çıkış da azalır.Temel integral alıcı devre Şekil 8.8' de görülmektedir.Bu devrenin çıkış voltajı,



Şekil 8.9. Temel integral alıcı devre

Denklem (12)'ye göre eğer devrenin giriş gerilimi  $V_i=V_{DC}$  ise  $V_0=-(V.t)/RC$  şeklinde bir rampa olacaktır. İntegral alıcı devrede eğer, giriş işaretinin frekansı değişirse kullanılan C kapasitörünün kapasitif reaktansı da değişir. Buna bağlı olarak devrenin kazancıda değişeceğinden devrenin DC kazancını sınırlandırmak için Şekil 8.9'da görüldüğü gibi C kapasitörüne paralel bir direnç ilave edilir.

$$V_0 = -\frac{1}{C} \cdot \int_0^T i \cdot dt = -\frac{1}{C} \cdot \int_0^T \frac{V_i}{R_1} \cdot dt = -\frac{1}{R.C} \cdot \int_0^T V_i \cdot dt \quad (12)$$

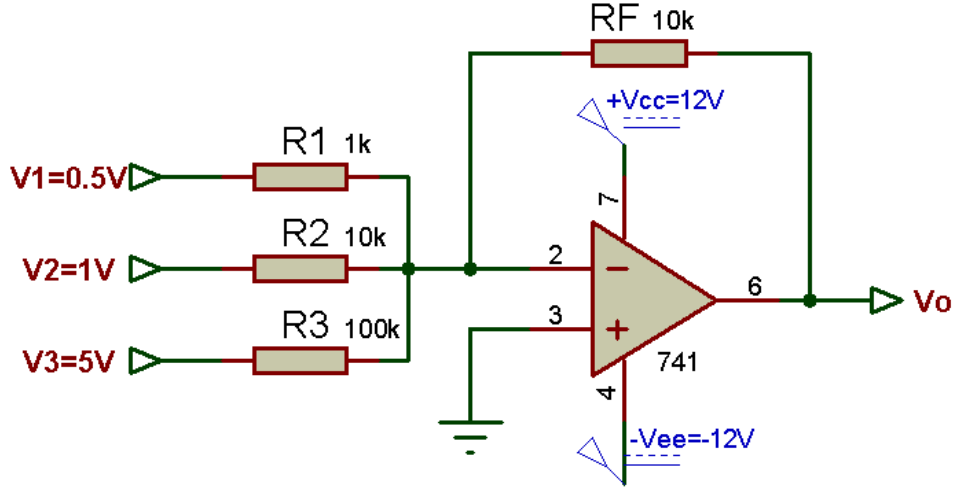


Şekil 8.10. Yüksek frekanslar için integral alıcı devre



## 4. DENEYİN YAPILIŞI

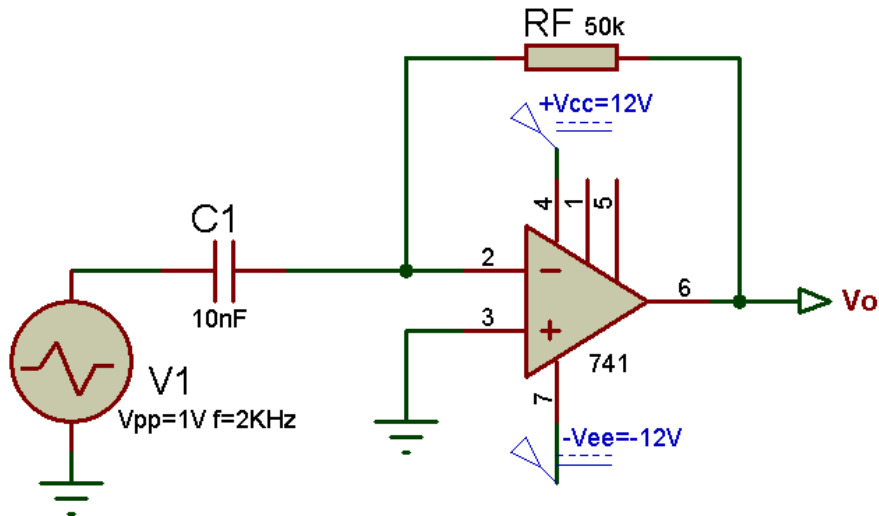
### 4.1. Opampli Eviren Toplayıcı Devresi



Şekil 8.11. Eviren toplayıcı uygulama devresi.

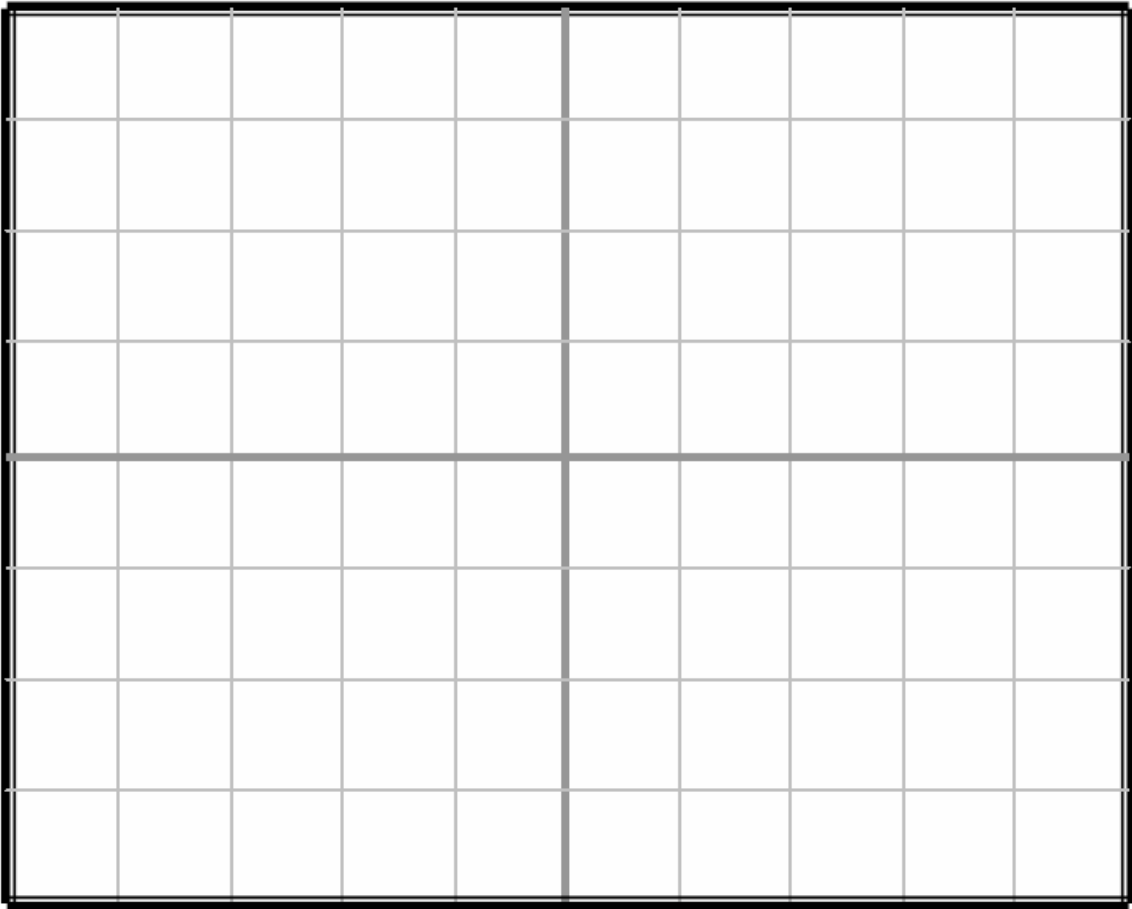
1. Şekil 8.11 de görülen devreyi deney bordu üzerine kurunuz.
2. Giriş voltaj değerlerini şekil üzerinde belirtildiği şekilde ölçerek devreye tatbik ediniz.
3. Giriş dirençleri ve geri besleme dirençleri üzerinden akan akımları ölçerek sanal toprak ifadesini yorumlayınız.
4. Çıkış voltajını ölçerek teorik olarak hesaplanan değer ile doğruluğunu kontrol ediniz.

### 4.2. Opampli Türev Alıcı Devre



Şekil 8.12. Türev alıcı uygulama devresi.

1. Şekil 8.12 de görülen devreyi deney bordu üzerine kurunuz.
2. Osiloskop kanalını DC konumda yapınız.
3. Giriş işaretini tepeden tepeye değeri 1V frekansı 2KHz olan bir üçgen dalga şeklinde ayarlayınız.
4. Sistemi enerjilendirerek devrenin giriş ve çıkış işaretlerini osiloskop ekranında görünüz. Ekranda görülen giriş ve çıkış işaretlerini ölçekli bir biçimde Şekil 8.13 üzerine çiziniz.
5. Çıkış voltajının tepe değerlerini ölçerek teorik olarak hesaplanan eğim değeri ile eşleştiğini doğrulayınız.



Şekil 8.13. Türev alıcı devresinin giriş ve çıkışları.

## 5. DENEY RAPORUNDA İSTENENLER

1. Opampli devreler hakkında bilgi veriniz.
2. Deneylerde uygulaması yapılacak Şekil 8.11 ve Şekil 8.12’de görülen devrelerin çıkış voltaj ifadelerinin hesaplayınız.
3. Opampli devrelerin endüstriyel uygulamalarda kullanılabileceği alanlar hakkında bilgi veriniz.